

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-126293
(P2001-126293A)

(43) 公開日 平成13年5月11日 (2001.5.11)

(51) Int.Cl.⁷
G11B 7/13

識別記号

F I
G11B 7/13

テーマコード(参考)
5D119

審査請求 未請求 請求項の数8 OL (全9頁)

(21) 出願番号 特願平11-302098
(22) 出願日 平成11年10月25日 (1999.10.25)

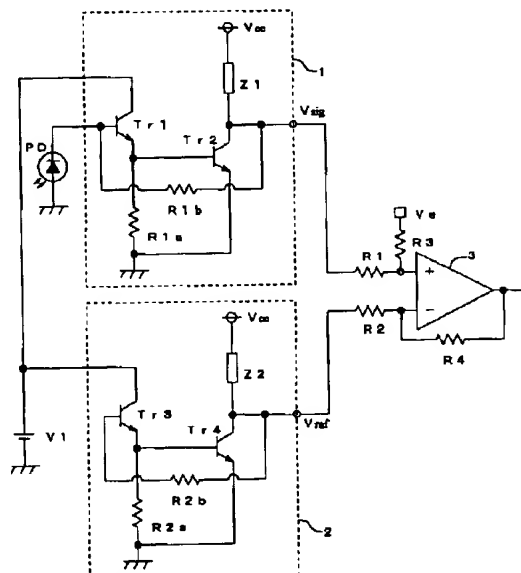
(71) 出願人 000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町22番22号
(72) 発明者 寺澤 英己
大阪府大阪市阿倍野区長池町22番22号
シャープ株式会社内
(74) 代理人 100085501
弁理士 佐野 静夫
Fターム(参考) 5D119 AA09 BA01 KA43

(54) 【発明の名称】 受光増幅装置

(57) 【要約】 (修正有)

【課題】 前段の2つのアンプ回路より出力の電圧信号でのオフセット電圧の差を縮小して、この2つのアンプ回路から出力の電圧信号を入力した差動増幅回路からの出力信号中のオフセット電圧を低減させた受光増幅装置の提供。

【解決手段】 アンプ回路1、2のエミッタフォロアトランジスタとなるnpnトランジスタTr1、Tr3のコレクタに、直流電圧V1を印加する。尚、この直流電圧V1は、トランジスタTr1、Tr2のベース・エミッタ間電圧をVbe1、Vbe2とすると、 $V_{be1} + 2 \times V_{be2}$ となる電圧である。このような直流電圧V1をトランジスタTr1、Tr3のコレクタに印加することによって、フォトダイオードPDに光が入射されないオフセット時に、トランジスタTr1~Tr4のコレクタ・エミッタ間電圧を略等しくできる。



【特許請求の範囲】

【請求項1】 外部からの入射光を電流信号に変換する受光素子と、該受光素子からの電流信号を電圧信号に変換して出力する第1アンプ回路と、該第1アンプ回路と同様の回路構成であるとともに第1アンプ回路のオフセット電圧を電圧信号として出力する第2アンプ回路と、前記第1、第2アンプ回路から出力される電圧信号を差動増幅する差動増幅回路とを有する受光増幅装置において、

前記第1アンプ回路と前記第2アンプ回路のそれぞれを構成する各能動素子の直流動作状態が同じになるように、それぞれの能動素子に与えるバイアス電圧を等しくして、

前記受光素子に光が入射されないときに前記第1アンプ回路より出力されるオフセット電圧と、前記第2アンプ回路が出力する電圧信号の電圧との差を低減することを特徴とする受光増幅装置。

【請求項2】 外部からの入射光を電流信号に変換する受光素子と、該受光素子からの電流信号を電圧信号に変換して出力する第1アンプ回路と、該第1アンプ回路と同様の回路構成であるとともに第1アンプ回路のオフセット電圧を電圧信号として出力する第2アンプ回路と、前記第1、第2アンプ回路から出力される電圧信号を差動増幅する差動増幅回路とを有する受光増幅装置において、

前記第1アンプ回路と前記第2アンプ回路のそれぞれを構成する各能動素子の直流動作状態が同じになるように、それぞれの能動素子を通る電流を等しくして、前記受光素子に光が入射されないときに前記第1アンプ回路より出力されるオフセット電圧と、前記第2アンプ回路が出力する電圧信号の電圧との差を低減することを特徴とする受光増幅装置。

【請求項3】 一方の電極に直流電圧が印加された受光素子と、該受光素子の他方の電極に制御電極が接続されるとともに第1電極に直流電圧が印加された第1トランジスタと、該第1トランジスタの第2電極に制御電極が接続されるとともに第2電極に直流電圧が印加された第2トランジスタと、前記第1トランジスタの制御電極と前記第2トランジスタの第1電極との間に接続された抵抗とを有する第1アンプ回路と、

第1電極に直流電圧が印加された第3トランジスタと、該第3トランジスタの第2電極に制御電極が接続されるとともに第2電極に直流電圧が印加された第4トランジスタと、前記第3トランジスタの制御電極と前記第4トランジスタの第1電極との間に接続された抵抗とを有する第2アンプ回路と、

前記第2トランジスタの第1電極より出力される第1アンプ回路の電圧信号と、前記第4トランジスタの第1電極より出力される第2アンプ回路の電圧信号とが入力さ

れ、差動増幅を行う差動増幅回路と、を有する受光増幅装置において、

前記第1トランジスタ及び前記第3トランジスタの第1電極に与える直流電圧を等しくするとともに、前記第1、第2、第3、第4トランジスタそれぞれの第1、第2電極間の電圧が略等しくなるように、前記第1トランジスタ及び前記第3トランジスタの第1電極に与える直流電圧の値を決定することを特徴とする受光増幅装置。

【請求項4】 前記1トランジスタ及び前記第3トランジスタの第1電極に与える直流電圧の値が、前記第1トランジスタの制御電極と第2電極間の電圧に、前記第2トランジスタの制御電極と第2電極間の電圧の2倍の値の電圧を加えた値に略等しいことを特徴とする請求項3に記載の受光増幅装置。

【請求項5】 一方の電極に直流電圧が印加された受光素子と、該受光素子の他方の電極に制御電極が接続されるとともに第1電極に直流電圧が印加された第1トランジスタと、該第1トランジスタの第2電極に制御電極が接続されるとともに第2電極に直流電圧が印加された第2トランジスタと、前記第1トランジスタの制御電極と前記第2トランジスタの第1電極との間に接続された抵抗とを有する第1アンプ回路と、

第1電極に直流電圧が印加された第3トランジスタと、該第3トランジスタの第2電極に制御電極が接続されるとともに第2電極に直流電圧が印加された第4トランジスタと、前記第3トランジスタの制御電極と前記第4トランジスタの第1電極との間に接続された抵抗とを有する第2アンプ回路と、

前記第2トランジスタの第1電極より出力される第1アンプ回路の電圧信号と、前記第4トランジスタの第1電極より出力される第2アンプ回路の電圧信号とが入力され、差動増幅を行う差動増幅回路と、を有する受光増幅装置において、

前記第1アンプ回路に、前記第1トランジスタの第2電極に接続された第1定電流源と、

前記第2トランジスタの第1電極に接続された第2定電流源と、を設けるとともに、

前記第2アンプ回路に、

前記第3トランジスタの第2電極に接続された第3定電流源と、

前記第4トランジスタの第1電極に接続された第4定電流源と、を設け、

前記第1、第2、第3、第4定電流源を通る電流が等しいことを特徴とする受光増幅装置。

【請求項6】 前記第1アンプ回路に、

前記第1トランジスタの第2電極に接続された第1定電流源と、

前記第2トランジスタの第1電極に接続された第2定電

流源と、を設けるとともに、

前記第2アンプ回路に、

前記第3トランジスタの第2電極に接続された第3定電流源と、

前記第4トランジスタの第1電極に接続された第4定電流源と、を設け、

前記第1、第2、第3、第4定電流源を流れる電流が等しいことを特徴とする請求項3又は請求項4に記載の受光増幅装置。

【請求項7】 前記第1、第3定電流源、及び第2、第4定電流源が、それぞれ、カレントミラー回路によって構成されることを特徴とする請求項5又は請求項6に記載の受光増幅装置。

【請求項8】 前記第1、第2、第3、第4トランジスタを、集積回路上に配置したとき、

前記第1、第3トランジスタ、及び前記第2、第4トランジスタが、それぞれ、第1方向で隣接するとともに、

前記第1、第4トランジスタ、及び前記第2、第3トランジスタが、それぞれ第2方向で隣接した隣接クロスレイアウト状に配置されることを特徴とする請求項3～請求項7に記載の受光増幅装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光ディスクドライブ装置や光磁気ディスクドライブ装置などにおける光ピックアップ装置に使用される受光増幅装置に関する。

【0002】

【従来の技術】図6に、従来より使用されている受光増幅装置を示す。従来の受光増幅装置は、アノードが接地されるとともに入射光を電流信号に変換するフォトダイオードPDと、フォトダイオードPDの電流信号を電圧信号に増幅変換するアンプ回路8と、アンプ回路8のリファレンス回路であるアンプ回路9と、アンプ回路8とアンプ回路9の電圧信号を差動増幅する差動増幅回路3とを有する。又、アンプ回路8と差動増幅回路3の正相入力端子との間に抵抗R1が、アンプ回路9と差動増幅回路3の逆相入力端子との間に抵抗R2が接続される。そして、差動増幅回路3の正相入力端子と抵抗R1との接続ノードに、一端に基準電圧Vsが印加された抵抗R3の他端が接続され、差動増幅回路3の逆相入力端子と出力端子との間に抵抗R4が接続される。

【0003】更に、アンプ回路8は、フォトダイオードPDのカソードにベースが接続されるとともにコレクタに直流電圧Vccが印加されたnpnトランジスタTr1と、トランジスタTr1のエミッタにベースが接続されるとともにエミッタが接地されたnpnトランジスタTr2と、一端が接地されるとともに他端がトランジスタTr1のエミッタに接続された抵抗R1aと、一端がトランジスタTr1のベースに接続されるとともに他端がトランジスタTr2のコレクタに接続された抵抗R1b

と、一端に直流電圧Vccが印加されるとともに他端がトランジスタTr2のコレクタに接続された負荷Z1と、から構成される。

【0004】このアンプ回路8において、トランジスタTr1がエミッタフォロア型のトランジスタとなり、又、トランジスタTr2がエミッタ接地型のトランジスタとなる。そして、トランジスタTr2のコレクタにかかる電圧を電圧信号として出力するため、トランジスタTr2のコレクタが抵抗R1に接続される。このようにして、フォトダイオードPDに光が入射されたとき、このフォトダイオードPDによって光電変換された電流信号を、トランジスタTr1、Tr2で電圧増幅して電圧信号として出力する。

【0005】又、アンプ回路9は、コレクタに直流電圧Vccが印加されたnpnトランジスタTr3と、トランジスタTr3のエミッタにベースが接続されるとともにエミッタが接地されたnpnトランジスタTr4と、一端が接地されるとともに他端がトランジスタTr3のエミッタに接続された抵抗R2aと、一端がトランジスタTr3のベースに接続されるとともに他端がトランジスタTr4のコレクタに接続された抵抗R2bと、一端に直流電圧Vccが印加されるとともに他端がトランジスタTr4のコレクタに接続された負荷Z2と、から構成される。

【0006】このアンプ回路9において、トランジスタTr3がエミッタフォロア型のトランジスタとなり、又、トランジスタTr4がエミッタ接地型のトランジスタとなる。そして、トランジスタTr4のコレクタにかかる電圧を電圧信号として出力するため、トランジスタTr4のコレクタが抵抗R2に接続される。このようにして、アンプ回路9の構成をアンプ回路8と同様の構成とすることによって、アンプ回路8のオフセット電圧に略等しい電圧信号を出力するリファレンス回路として構成することができる。

【0007】このように構成された受光増幅装置は、差動増幅回路3において、アンプ回路8から出力される電圧信号よりアンプ回路9から出力される電圧信号を引いた電圧を増幅し、この増幅された電圧を基準電圧Vsに加えた電圧を出力電圧として出力する。このようにすることによって、フォトダイオードPDに信号となる光の入射されない状態において、アンプ回路8のオフセット電圧となる直流電圧成分を、アンプ回路8より出力される電圧信号から除去することができる。又、この受光増幅装置より出力される信号は、光ディスクなどのデータを表すだけでなく、様々なサーボ制御用の誤差信号としても使用される。

【0008】

【発明が解決しようとする課題】しかしながら、シリコンウェハ上にトランジスタTr1～Tr4を形成したとき、シリコンウェハ内に設けた拡散層の拡散密度のずれ

によって、トランジスタTr1~Tr4の特性にずれが生じる。例えば、今、シリコンウェハ上に、トランジスタTr1~Tr4を、図7のように配置したとする。即ち、x方向にトランジスタTr1、Tr3及びトランジスタTr2、Tr4を隣接させ、y方向にトランジスタTr1、Tr2及びトランジスタTr3、Tr4を隣接させる。更にこのとき、x、y方向の双方向において、拡散密度のずれが生じているとする。

【0009】このとき、光の入射されない状態、即ちオフセット時のアンプ回路8の電圧信号の値Vsigが、トランジスタTr1、Tr2のベース・エミッタ間電圧の和となるとともに、アンプ回路9の電圧信号の値Vrefが、トランジスタTr3、Tr4のベース・エミッタ間電圧の和となる。今、x、y方向において拡散密度のずれが生じているため、トランジスタTr1~Tr4のベース・エミッタ間電圧Vbe1~Vbe4が、 $Vbe3 > Vbe1 \geq Vbe4 > Vbe2$ であるとする。オフセット時のアンプ回路8の電圧信号の値Vsigがアンプ回路9の電圧信号の値Vrefよりも小さくなる。このように、オフセット時のアンプ回路8の電圧信号とアンプ回路9の電圧信号に差異が生じるため、差動増幅回路3によって出力信号を出力したとき、この電圧信号の差がオフセット電圧として出力信号に表れる。

【0010】上記のような問題を鑑みて、本発明は、前段の2つのアンプ回路より出力される電圧信号におけるオフセット電圧の差を小さくすることによって、この2つのアンプ回路から出力される電圧信号が入力される差動増幅回路からの出力信号に表れるオフセット電圧を低減させた受光増幅装置を提供することを目的とする。

【0011】

【課題を解決するための手段】上記の目的を達成するために、本発明の受光増幅装置は、外部からの入射光を電流信号に変換する受光素子と、該受光素子からの電流信号を電圧信号に変換して出力する第1アンプ回路と、該第1アンプ回路と同様の回路構成であるとともに第1アンプ回路のオフセット電圧を電圧信号として出力する第2アンプ回路と、前記第1、第2アンプ回路から出力される電圧信号を差動増幅する差動増幅回路とを有する受光増幅装置において、前記第1アンプ回路と前記第2アンプ回路のそれぞれを構成する各能動素子の直流動作状態が同じになるように、それぞれの能動素子に与えるバイアス電圧を等しくして、前記受光素子に光が入射されないときに前記第1アンプ回路より出力されるオフセット電圧と、前記第2アンプ回路が出力する電圧信号の電圧との差を低減することを特徴とする。

【0012】このような受光増幅装置において、第1アンプ回路が、受光素子の他方の電極に制御電極が接続されるとともに第1電極に直流電圧が印加された第1トランジスタと、該第1トランジスタの第2電極に制御電極が接続されるとともに第2電極に直流電圧が印加された

第2トランジスタと、前記第1トランジスタの制御電極と前記第2トランジスタの第1電極との間に接続された抵抗とを有し、第2アンプ回路が、第1電極に直流電圧が印加された第3トランジスタと、該第3トランジスタの第2電極に制御電極が接続されるとともに第2電極に直流電圧が印加された第4トランジスタと、前記第3トランジスタの制御電極と前記第4トランジスタの第1電極との間に接続された抵抗とを有するとき、前記第1トランジスタ及び前記第3トランジスタの第1電極に与える直流電圧を略等しくするとともに、前記第1、第2、第3、第4トランジスタそれぞれの第1、第2電極間の電圧が略等しくなるように、前記第1トランジスタ及び前記第3トランジスタの第1電極に与える直流電圧の値を決定することによって、前記第1アンプ回路のオフセット時の電圧信号と前記第2アンプ回路の電圧信号を略等しくする。このように、前記第1アンプ回路のオフセット時の電圧信号と前記第2アンプ回路の電圧信号を略等しくして、差動増幅回路より出力される出力信号のオフセット電圧を低減させる。

【0013】このとき、前記1トランジスタ及び前記第3トランジスタの第1電極に与える直流電圧の値を、前記第1トランジスタの制御電極と第2電極間の電圧に、前記第2トランジスタの制御電極と第2電極間の電圧の2倍の値の電圧を加えた値に略等しい電圧にする。このように前記1トランジスタ及び前記第3トランジスタの第1電極に与える直流電圧の値を決定することによって、前記第1、第2、第3、第4トランジスタの直流動作状態を強制的にほぼ同じ状態にすることができる。よって、前記第1、第2、第3、第4トランジスタそれぞれの第1、第2電極間の電圧が略等しくなり、前記第1アンプ回路のオフセット時の電圧信号と前記第2アンプ回路の電圧信号を略等しくすることができる。

【0014】又、本発明の受光増幅装置は、外部からの入射光を電流信号に変換する受光素子と、該受光素子からの電流信号を電圧信号に変換して出力する第1アンプ回路と、該第1アンプ回路と同様の回路構成であるとともに第1アンプ回路のオフセット電圧を電圧信号として出力する第2アンプ回路と、前記第1、第2アンプ回路から出力される電圧信号を差動増幅する差動増幅回路とを有する受光増幅装置において、前記第1アンプ回路と前記第2アンプ回路のそれぞれを構成する各能動素子の直流動作状態が同じになるように、それぞれの能動素子を流れる電流を等しくして、前記受光素子に光が入射されないときに前記第1アンプ回路より出力されるオフセット電圧と、前記第2アンプ回路が出力する電圧信号の電圧との差を低減することを特徴とする。

【0015】このような受光増幅装置において、第1アンプ回路が、受光素子の他方の電極に制御電極が接続されるとともに第1電極に直流電圧が印加された第1トランジスタと、該第1トランジスタの第2電極に制御電極

が接続されるとともに第2電極に直流電圧が印加された第2トランジスタと、前記第1トランジスタの制御電極と前記第2トランジスタの第1電極との間に接続された抵抗とを有し、第2アンプ回路が、第1電極に直流電圧が印加された第3トランジスタと、該第3トランジスタの第2電極に制御電極が接続されるとともに第2電極に直流電圧が印加された第4トランジスタと、前記第3トランジスタの制御電極と前記第4トランジスタの第1電極との間に接続された抵抗とを有するとき、前記第1アンプ回路に、前記第1トランジスタの第2電極に接続された第1定電流源と、前記第2トランジスタの第1電極に接続された第2定電流源と、を設けるとともに、前記第2アンプ回路に、前記第3トランジスタの第2電極に接続された第3定電流源と、前記第4トランジスタの第1電極に接続された第4定電流源と、を設け、前記第1、第2、第3、第4定電流源を流れる電流が等しくすることによって、前記第1アンプ回路のオフセット時の電圧信号と前記第2アンプ回路の電圧信号を略等しくする。このように、前記第1アンプ回路のオフセット時の電圧信号と前記第2アンプ回路の電圧信号を略等しくして、差動増幅回路より出力される出力信号のオフセット電圧を低減させる。

【0016】上記のような受光増幅装置において、前記第1、第2、第3、第4トランジスタを、集積回路上に配置したとき、前記第1、第3トランジスタ、及び前記第2、第4トランジスタが、それぞれ、第1方向で隣接するとともに、前記第1、第4トランジスタ、及び前記第2、第3トランジスタが、それぞれ第2方向で隣接した隣接クロスレイアウト状に配置することによって、シリコンウェハなどの半導体基板内に設けられた拡散層の拡散密度のずれによる影響を低減させることができる。

【0017】

【発明の実施の形態】<第1の実施形態>本発明の第1の実施形態について、図面を参照して説明する。図1は、本実施形態の受光増幅装置の内部構成を示す回路図である。尚、図6に示す受光増幅装置の素子と同一の目的で使用する素子については、同一の符号を付して詳細な説明は省略する。

【0018】図1に示す受光増幅装置は、アノードが接地されるとともに入射光を電流信号に変換するフォトダイオードPDと、フォトダイオードPDの電流信号を電圧信号に増幅変換するアンプ回路1と、アンプ回路1のリファレンス回路であるアンプ回路2と、アンプ回路1とアンプ回路2の電圧信号を差動増幅する差動増幅回路3とを有する。又、アンプ回路1と差動増幅回路3の正相入力端子との間に抵抗R1が、アンプ回路2と差動増幅回路3の逆相入力端子との間に抵抗R2が接続される。そして、差動増幅回路3の正相入力端子と抵抗R1との接続ノードに、一端に基準電圧 V_s が印加された抵抗R3の他端が接続され、差動増幅回路3の逆相入力

端子と出力端子との間に抵抗R4が接続される。

【0019】この受光増幅装置において、アンプ回路1は、図6のアンプ回路8と同様、npnトランジスタTr1、Tr2、抵抗R1a、R1b、及び負荷Z1を有し、又、アンプ回路2は、図6のアンプ回路9と同様、npnトランジスタTr3、Tr4、抵抗R2a、R2b、及び負荷Z2を有している。尚、トランジスタTr1、Tr3のコレクタには、直流電圧 V_{cc} でなく、直流電圧V1が印加される。この直流電圧V1は、トランジスタTr1、Tr2のベース・エミッタ間電圧を、それぞれ V_{be1} 、 V_{be2} とすると、 $V_{be1} + 2 \times V_{be2}$ で表される電圧である。

【0020】今、光が入射されないオフセット状態において、このような直流電圧V1が、トランジスタTr1、Tr3に与えられたとき、トランジスタTr1、Tr2のコレクタ・エミッタ間電圧が、共に $V_{be1} + V_{be2}$ に略等しい電圧となる。これは、トランジスタTr1のコレクタ・エミッタ間電圧が、コレクタに印加された直流電圧 $V_{be1} + 2 \times V_{be2}$ からトランジスタTr1のエミッタにかかるトランジスタTr2のベース電圧 V_{be2} を減算した値に等しくなるとともに、トランジスタTr2のコレクタ・エミッタ間電圧が、トランジスタTr1、Tr2のベース・エミッタ間電圧 V_{be1} 、 V_{be2} を加算した値に等しくなるためである。

【0021】又、今、トランジスタTr3、Tr4のベース・エミッタ間電圧が、それぞれ、トランジスタTr1、Tr2のベース・エミッタ間電圧と略等しいとすると、トランジスタTr3、Tr4のコレクタ・エミッタ間電圧も同様に、共に $V_{be1} + V_{be2}$ に略等しい電圧となる。このように、トランジスタTr1~Tr4において、そのコレクタ・エミッタ間電圧が略等しくなるため、トランジスタTr1~Tr4の直流動作状態がほぼ等しい状態となるので、トランジスタTr1~Tr4のベース・エミッタ間電圧 $V_{be1} \sim V_{be4}$ が略等しくなる。よって、オフセット時のアンプ回路1の電圧信号の値 $V_{sig} (= V_{be1} + V_{be2})$ と、アンプ回路2の電圧信号の値 $V_{ref} (= V_{be3} + V_{be4})$ が略等しくなるため、差動増幅回路3からのオフセットを低減させることができる。

【0022】<第2の実施形態>本発明の第2の実施形態について、図面を参照して説明する。図2は、本実施形態の受光増幅装置の内部構成を示す回路図である。尚、図1に示す受光増幅装置の素子と同一の目的で使用する素子については、同一の符号を付して詳細な説明は省略する。

【0023】図2に示す受光増幅装置は、アノードが接地されるとともに入射光を電流信号に変換するフォトダイオードPDと、フォトダイオードPDの電流信号を電圧信号に増幅変換するアンプ回路4と、アンプ回路4のリファレンス回路であるアンプ回路5と、アンプ回路4

とアンプ回路5の電圧信号を差動増幅する差動増幅回路3とを有する。又、アンプ回路4と差動増幅回路3の正相入力端子との間に抵抗R1が、アンプ回路5と差動増幅回路3の逆相入力端子との間に抵抗R2が接続される。そして、差動増幅回路3の正相入力端子と抵抗R1との接続ノードに、一端に基準電圧Vsが印加された抵抗R3の他端が接続され、差動増幅回路3の逆相入力端子と出力端子との間に抵抗R4が接続される。

【0024】この受光増幅装置において、アンプ回路4は、図1のアンプ回路1と同様にnpnトランジスタTr1、Tr2、及び抵抗R1bを有するとともに、抵抗R1a及び負荷Z1の代わりに定電流源11、12が設けられ、又、アンプ回路5は、図1のアンプ回路2と同様にnpnトランジスタTr3、Tr4、及び抵抗R2bを有するとともに、抵抗R2a及び負荷Z2の代わりに定電流源13、14が設けられている。尚、トランジスタTr1、Tr3のコレクタには、図6と同様に、直流電圧Vccが印加され、又、定電流源11~14を流れる電流は全て等しい。

【0025】このように、定電流源11~14を流れる電流が等しいため、トランジスタTr1、Tr3のエミッタ電流が略等しくなるとともに、トランジスタTr2、Tr4のコレクタ電流が略等しくなる。よって、今、光が入射されないオフセット状態において、トランジスタTr1、Tr3のベース・エミッタ間電圧Vbe1、Vbe3が定電流源11、13を流れる電流によってそれぞれ決定され、その直流動作状態がほぼ等しい状態になるため、この電圧Vbe1、Vbe3が略等しい値になる。又、トランジスタTr2、Tr4のベース・エミッタ間電圧Vbe2、Vbe4が定電流源12、14を流れる電流によってそれぞれ決定され、その直流動作状態がほぼ等しい状態になるため、この電圧Vbe2、Vbe4が略等しい値になる。

【0026】よって、オフセット時のアンプ回路4の電圧信号の値Vsig (=Vbe1+Vbe2)と、アンプ回路5の電圧信号の値Vref (=Vbe3+Vbe4)が略等しくなるため、差動増幅回路3からのオフセットを低減させることができる。

【0027】<第3の実施形態>本発明の第3の実施形態について、図面を参照して説明する。図3は、本実施形態の受光増幅装置の内部構成を示す回路図である。尚、図2に示す受光増幅装置の素子と同一の目的で使用する素子については、同一の符号を付して詳細な説明は省略する。

【0028】図3に示す受光増幅装置は、アノードが接地されるとともに入射光を電流信号に変換するフォトダイオードPDと、フォトダイオードPDの電流信号を電圧信号に増幅変換するアンプ回路6と、アンプ回路6のリファレンス回路であるアンプ回路7と、アンプ回路6とアンプ回路7の電圧信号を差動増幅する差動増幅回路

3とを有する。又、アンプ回路6と差動増幅回路3の正相入力端子との間に抵抗R1が、アンプ回路7と差動増幅回路3の逆相入力端子との間に抵抗R2が接続される。そして、差動増幅回路3の正相入力端子と抵抗R1との接続ノードに、一端に基準電圧Vsが印加された抵抗R3の他端が接続され、差動増幅回路3の逆相入力端子と出力端子との間に抵抗R4が接続される。

【0029】この受光増幅装置において、アンプ回路6は、図2のアンプ回路4と同様、npnトランジスタTr1、Tr2、抵抗R1b、及び定電流源11、12を有し、又、アンプ回路7は、図2のアンプ回路5と同様、npnトランジスタTr3、Tr4、抵抗R2b、及び定電流源13、14を有している。尚、第1の実施形態(図1)と同様、トランジスタTr1、Tr3のコレクタには、直流電圧Vccでなく、直流電圧V1が印加される。この直流電圧V1は、トランジスタTr1、Tr2のベース・エミッタ間電圧を、それぞれVbe1、Vbe2とすると、 $V_{be1} + 2 \times V_{be2}$ で表される電圧である。

【0030】このように、本実施形態の受光増幅装置は、第1及び第2の実施形態の受光増幅装置を組み合わせた構成の受光増幅装置となる。よって、第1及び第2の受光増幅装置で説明したように、フォトダイオードPDに光の入射されないオフセット状態において、トランジスタTr1~Tr4の直流状態が、第1及び第2の実施形態に比べて更に等しい状態となるので、トランジスタTr1~Tr4のベース・エミッタ間電圧Vbe1~Vbe4の値が更に近い値となる。よって、オフセット時のアンプ回路6の電圧信号の値Vsig (=Vbe1+Vbe2)と、アンプ回路7の電圧信号の値Vref (=Vbe3+Vbe4)が更に近づくため、差動増幅回路3からのオフセットを、第1及び第2の実施形態よりも低減させることができる。

【0031】尚、第2及び第3の実施形態において、定電流源11~14をカレントミラー回路で構成しても構わない。この定電流源11~14をカレントミラー回路で構成したときの受光増幅装置のアンプ回路を、図4に示す。尚、図4は、第3の実施形態を例にしたときのアンプ回路6、7の構成を示す回路図である。

【0032】図4に示すように、トランジスタTr1のエミッタにコレクタが接続されたnpnトランジスタTraと、トランジスタTraのエミッタに一端が接続されるとともに他端が接地された抵抗R1cと、トランジスタTr2のコレクタにコレクタが接続されたpnpトランジスタTrbと、トランジスタTrbのエミッタに一端が接続されるとともに他端に直流電圧Vccが印加された抵抗R1dとをアンプ回路6に設ける。

【0033】又、トランジスタTr3のエミッタにコレクタが接続されたnpnトランジスタTrcと、トランジスタTrcのエミッタに一端が接続されるとともに他

端が接地された抵抗 R_{2c} と、トランジスタ Tr_4 のコレクタにコレクタが接続された pnp トランジスタ Tr_d と、トランジスタ Tr_d のエミッタに一端が接続されるとともに他端に直流電圧 V_{cc} が印加された抵抗 R_{2d} とをアンプ回路7に設ける。

【0034】更に、トランジスタ Tr_a 、 Tr_c のベースにベース及びコレクタが接続された nnp トランジスタ Tr_e と、トランジスタ Tr_b 、 Tr_d のベースとトランジスタ Tr_e のベース及びコレクタにベース及びコレクタが接続された pnp トランジスタ Tr_f と、トランジスタ Tr_e のエミッタに一端が接続されるとともに他端が接地された抵抗 R_5 と、トランジスタ Tr_f のエミッタに一端が接続されるとともに他端に直流電圧 V_{cc} が印加された抵抗 R_6 とが、設けられる。尚、トランジスタ Tr_a 、 Tr_c 、 Tr_e によってカレントミラー回路が構成されるとともに、トランジスタ Tr_b 、 Tr_d 、 Tr_f によってもカレントミラー回路が構成される。よって、トランジスタ $Tr_a \sim Tr_f$ を流れるエミッタ電流を等しくなる。尚、抵抗 R_{1c} 、 R_{2c} 、 R_5 の抵抗値をそれぞれ等しい値とするとともに、抵抗 R_{1d} 、 R_{2d} 、 R_6 の抵抗値をそれぞれ等しい値とする。

【0035】更に、第1～第3の実施形態において、トランジスタ $Tr_1 \sim Tr_4$ をシリコンウェハ上に配置する際、図5のように、トランジスタ Tr_1 とトランジスタ Tr_3 、及びトランジスタ Tr_4 とトランジスタ Tr_2 を、それぞれ、 x 方向に隣接させるとともに、トランジスタ Tr_4 とトランジスタ Tr_1 、及びトランジスタ Tr_2 とトランジスタ Tr_3 を、それぞれ、 y 方向に隣接させるようなクロスレイアウトにする。今、 x 、 y 方向において、それぞれ拡散濃度のバラツキがあり、 x 、 y の双方向において、矢印の方向に配置されたトランジスタのベース・エミッタ電圧が大きくなるとする。

【0036】このとき、トランジスタ $Tr_1 \sim Tr_4$ のベース・エミッタ間電圧 $V_{be1} \sim V_{be4}$ が、 $V_{be3} > V_{be1} \geq V_{be2} > V_{be4}$ のようになる。よって、図7のようにトランジスタ $Tr_1 \sim Tr_4$ を配置したときに比べて、オフセット時のフォトダイオードPDから電流信号が入力されるアンプ回路の電圧信号の値 $V_{sig} (= V_{be1} + V_{be2})$ と、このアンプ回路のリファレンス回路と

なるアンプ回路の電圧信号の値 $V_{ref} (= V_{be3} + V_{be4})$ との差が小さくなるため、差動増幅回路3からのオフセットを、図7のように配置したときに比べて低減させることができる。

【0037】

【発明の効果】本発明によると、2つのアンプ回路で増幅した電圧信号を差動増幅回路で差動増幅する2段構成の受光増幅装置において、受光素子に接続された第1アンプ回路とこの第1アンプ回路のリファレンス回路となる第2アンプ回路のそれぞれに設けられたトランジスタなどの能動素子に与えるバイアス電圧又はこれらの能動素子に流す電流量を略等しくして、これらの能動素子の直流動作状態をほぼ同等にすることができる。よって、アンプ回路1のオフセット時の電圧信号の値とアンプ回路2の電圧信号の値をほぼ等しくすることができるので、これら2つの電圧信号が入力される差動増幅回路の出力に表れるオフセットを低減させることができる。

【図面の簡単な説明】

【図1】第1の実施形態の受光増幅装置の構成を示す回路図。

【図2】第2の実施形態の受光増幅装置の構成を示す回路図。

【図3】第3の実施形態の受光増幅装置の構成を示す回路図。

【図4】第3の実施形態の受光増幅装置の構成を示す回路図。

【図5】シリコンウェハ上に配置するトランジスタのレイアウト図。

【図6】従来の受光増幅装置の構成を示す回路図。

【図7】シリコンウェハ上に配置するトランジスタのレイアウト図。

【符号の説明】

1, 2, 4～9 アンプ回路

3 差動増幅回路

11～14 定電流源

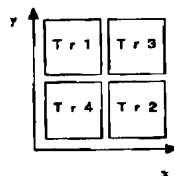
$Tr_1 \sim Tr_4$, $Tr_a \sim Tr_f$ トランジスタ

$R_1 \sim R_6$, $R_{1a} \sim R_{1d}$, $R_{2a} \sim R_{2d}$ 抵抗

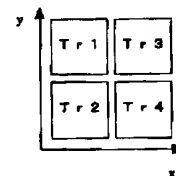
Z_1 , Z_2 負荷

PD フォトダイオード

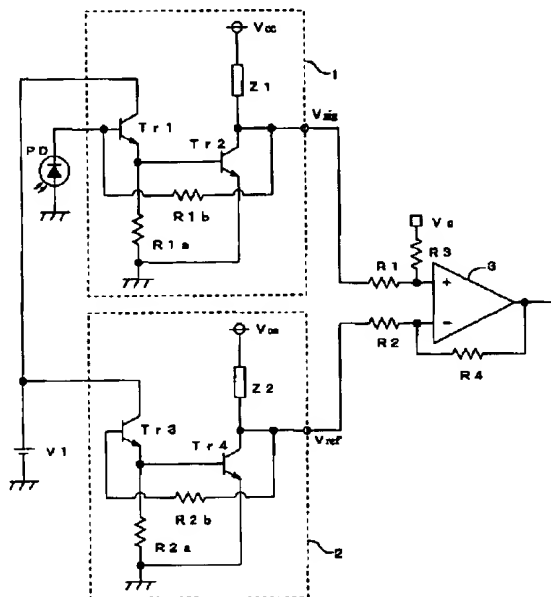
【図5】



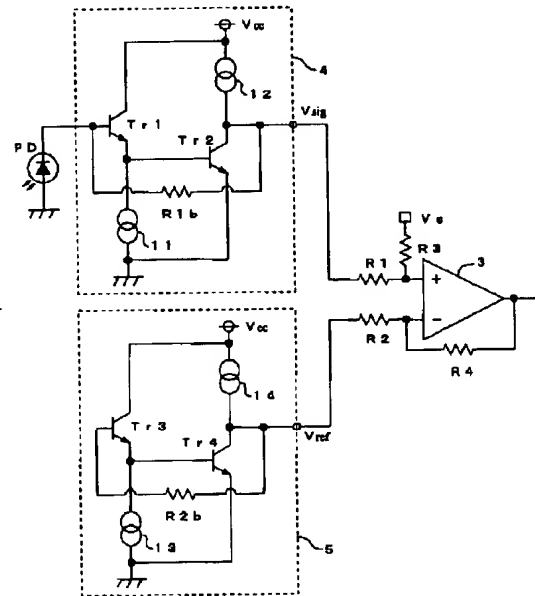
【図7】



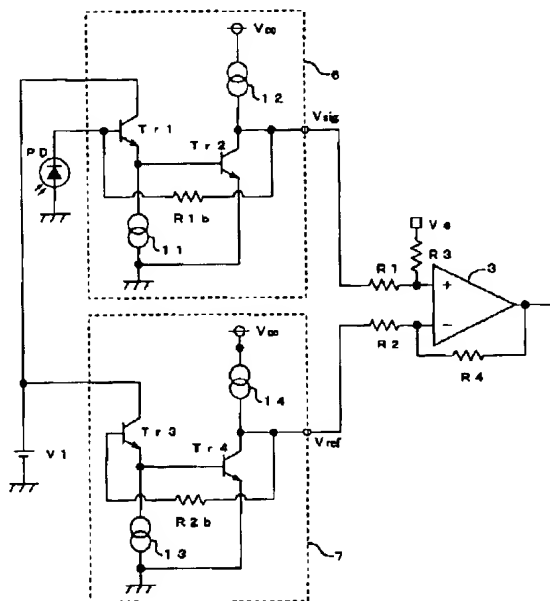
【図1】



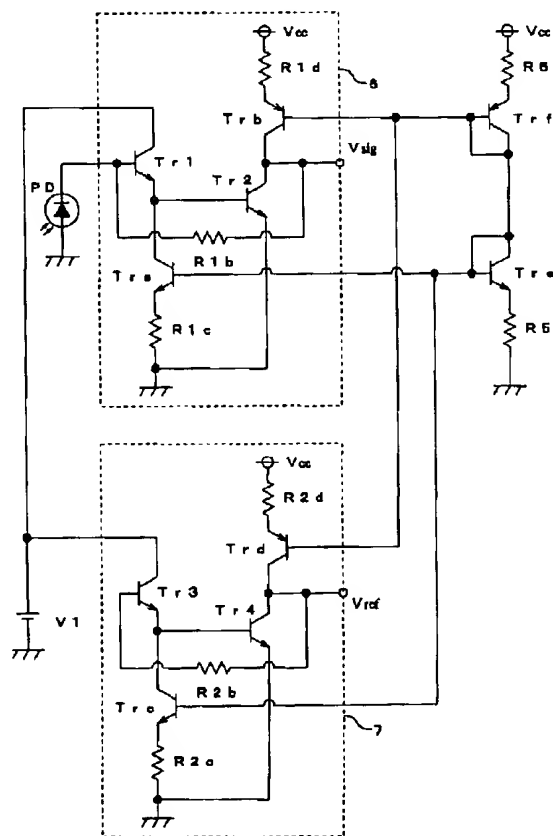
【図2】



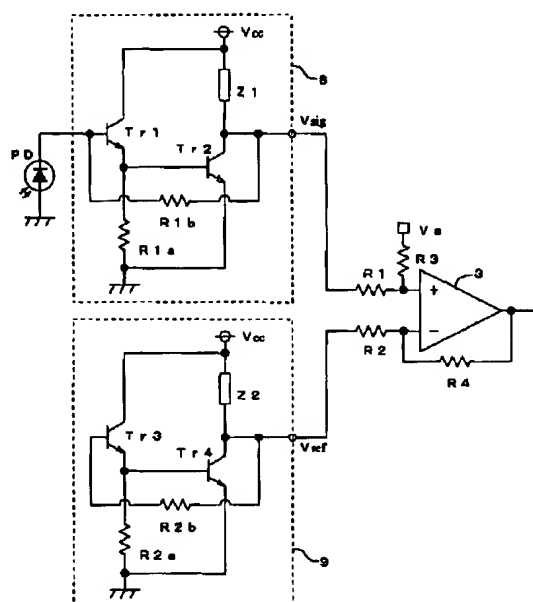
【図3】



【図4】



【図6】



DERWENT-ACC-NO: 2001-402992
DERWENT-WEEK: 200143
COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Light receiving amplifier for optical pick-up
apparatus, has amplifiers
with transistors which output voltages whose difference is
reduced when light
is not irradiated by photodiode

PATENT-ASSIGNEE: SHARP KK[SHAF]

PRIORITY-DATA: 1999JP-0302098 (October 25, 1999)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE
PAGES	MAIN-IPC	
JP 2001126293	May 11, 2001	N/A
009	G11B 007/13	
A		

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP2001126293A	N/A	1999JP-0302098
October 25, 1999		

INT-CL (IPC): G11B007/13

ABSTRACTED-PUB-NO: JP2001126293A

BASIC-ABSTRACT: NOVELTY - The bias voltage given to each
transistor is made
equal so that DC operation condition of each transistor
present in primary and
secondary amplifier circuits, is equal. When light is not
irradiated by
photodiode (PD), difference of offset voltage output from
primary amplifier
circuit and voltage of the voltage signal output from
secondary amplifier
circuit is reduced.

USE - For optical pick-up apparatus in optical disk drive
apparatus and
magneto-optical disk drive apparatus.

ADVANTAGE - Offset which appears in the output of the differential amplifier is reduced as the difference of voltage signals output from primary and secondary amplifier circuits is reduced, when light is not irradiated by photodiode.

DESCRIPTION OF DRAWING(S) - The figure shows the component of the light receiving amplifier.

CHOSEN-DRAWING: Dwg.1/7

TITLE-TERMS:

LIGHT RECEIVE AMPLIFY OPTICAL PICK UP APPARATUS AMPLIFY
TRANSISTOR OUTPUT
VOLTAGE DIFFER REDUCE LIGHT IRRADIATE PHOTODIODE

DERWENT-CLASS: T03 W04

EPI-CODES: T03-B02B3; W04-C02A5;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N2001-297497